

INVENTOR INFORMATION

Inventor One Given Name:: Tatsuya

Family Name:: ARAO

Postal Address Line One:: c/oSemiconductor Energy Laboratory Co.,Ltd

Postal Address Line Two:: 398, Hase,

City:: Atsugi-shi

State or Province:: Kanagawa-ken

Country:: Japan

Postal or Zip Code:: 243-0036

Citizenship Country:: Japan

Inventor Two Given Name:: Hideomi

Family Name:: SUZAWA

Postal Address Line One:: c/oSemiconductor Energy Laboratory Co., Lt

Postal Address Line Two:: 398, Hase,

City:: Atsugi-shi

State or Province:: Kanagawa-ken

Country:: Japan

Postal or Zip Code:: 243-0036

Citizenship Country:: Japan

CORRESPONDENCE INFORMATION

Correspondence Customer Number:: 22204

Fax One:: (703) 883-0370

Electronic Mail One:: pluther@nixonpeabody.com

APPLICATION INFORMATION

Title Line One:: SEMICONDUCTOR DEVICE AND MANUFACTURING M

Title Line Two:: ETHOD THEREOF

Total Drawing Sheets:: 9

Formal Drawings?: Yes

Application Type:: Utility

Docket Number:: 740756-2293

Secrecy Order in Parent Appl.?: No

REPRESENTATIVE INFORMATION

Representative Customer Number:: 22204

Registration Number One:: 38285

Registration Number Two:: 35483

Registration Number Three:: 45285

Registration Number Four:: 41345

Registration Number Five:: 26477

PRIOR FOREIGN APPLICATIONS

Foreign Application One:: 2000-140592

• •

•

Year	Age	Sex	Weight (kg)	Height (cm)	Body Mass Index (kg/m ²)	Waist Circumference (cm)	Waist-Hip Ratio	Trunk Fat (%)	Visceral Fat (cm ³)	Subcutaneous Fat (cm ³)	Visceral Fat Index (cm ³ /m ²)	Subcutaneous Fat Index (cm ³ /m ²)
1990	25	M	75	175	24.2	95	0.92	15	150	100	0.94	0.98
1995	30	M	85	180	26.7	100	0.95	20	200	150	1.11	1.15
2000	35	M	95	185	28.3	105	0.98	25	250	200	1.39	1.43
2005	40	M	105	190	29.7	110	1.00	30	300	250	1.58	1.62
2010	45	M	115	195	30.3	115	1.02	35	350	300	1.80	1.84
2015	50	M	125	200	31.2	120	1.04	40	400	350	2.00	2.04
2020	55	M	135	205	32.2	125	1.06	45	450	400	2.20	2.24
2025	60	M	145	210	33.3	130	1.08	50	500	450	2.38	2.42
2030	65	M	155	215	34.4	135	1.10	55	550	500	2.56	2.60
2035	70	M	165	220	35.5	140	1.12	60	600	550	2.74	2.78
2040	75	M	175	225	36.6	145	1.14	65	650	600	2.92	2.96
2045	80	M	185	230	37.7	150	1.16	70	700	650	3.10	3.14
2050	85	M	195	235	38.8	155	1.18	75	750	700	3.28	3.32
2055	90	M	205	240	39.9	160	1.20	80	800	750	3.46	3.50
2060	95	M	215	245	41.0	165	1.22	85	850	800	3.64	3.68
2065	100	M	225	250	42.1	170	1.24	90	900	850	3.82	3.86
2070	105	M	235	255	43.2	175	1.26	95	950	900	4.00	4.04
2075	110	M	245	260	44.3	180	1.28	100	1000	950	4.18	4.22
2080	115	M	255	265	45.4	185	1.30	105	1050	1000	4.36	4.40
2085	120	M	265	270	46.5	190	1.32	110	1100	1050	4.54	4.58
2090	125	M	275	275	47.6	195	1.34	115	1150	1100	4.72	4.76
2095	130	M	285	280	48.7	200	1.36	120	1200	1150	4.90	4.94
2100	135	M	295	285	49.8	205	1.38	125	1250	1200	5.08	5.12

【発明の属する技術分野】

5

本発明は半導体膜を利用した薄膜トランジスタ（以下、TFTと記す）を用いて作製される半導体装置およびその作製方法に関する。特に本発明は、液晶表示装置に代表される電気光学装置及びそのような電気光学装置を搭載した電子装置に好適に利用できる技術を提供する。尚、本明細書において半導体装置とは、半導体特性を利用することで機能する装置全般を指し、上記電気光学装置およびその電気光学装置を搭載した電子装置も範疇に含む。

10

【従来の技術】

15 ノート型のパーソナルコンピュータ（ノートパソコン）や携帯型情報端末において、画像や文字情報を表示するために液晶表示装置が利用されている。パッシブ型の液晶表示装置に比べアクティブマトリクス型の液晶表示装置は高精細な画像が得られることから、前記用途においては後者が好適に用いられるようになっている。アクティブマトリクス型の液晶表示装置は、画素部において能動素子であるTFTを個々の画素に対応してマトリクス状に配置している。TFTには通常nチャネル型TFTが用いられ、スイッチング素子として液晶に印加する電圧を画素毎に制御して所望の画像表示を行っている。

20

非晶質シリコンに代表される非晶質半導体でTFTを作製する技術は、300℃以下の低温で大面積の基板上に形成可能であることから量産に適した材料と考えられている。しかし、非晶質シリコンで活性層を形成したTFTは、電界効果移動度が小さく $1\text{ cm}^2/\text{Vsec}$ 以上の値を得ることはできない。そのため、画素部に設けるスイッチング素子に特化して利用されている。

25

このようなアクティブマトリクス型の液晶表示装置は、携帯型情報端末、ノートパソコンのみならず液晶テレビ受信機にまでその用途は広がり、画面サイズの大面積化と同時に画像品位の向上のために高精細化や高開口率化の要求がますます高まってきている。

30

アクティブマトリクス型の液晶表示装置は、ゲート線、データ線、画素電極などを精度良く重ね合わせて配置するために、光露光プロセスにより複数のフォトリソマスクを使用して作製している。しかし、生産性を向上させ、かつ、歩留まりを向上させるためにはフォトリソマスクの数を可能な限り削減して、工程数を

35

- 減らすことが有効な手段として考えられる。

フォトマスクはフォトリソグラフィーの技術において、エッチング工程のマスクとするフォトレジストパターンを基板上に形成するために用いる。このフォトマスクを1枚使用することによって、レジスト塗布、プレバーク、露光、
5 現像、ポストバークなどの工程と、その前後の工程において被膜の成膜およびエッチングなどの工程、さらにレジスト剥離、洗浄工程、乾燥工程などが付加され煩雑なものとなる。

【発明の概要】

10

本発明はこのような背景を鑑みてなされたものであり、アクティブマトリクス型の液晶表示装置に代表される電気光学装置において、TFTの工程数を削減して製造コストの低減および歩留まりの向上を実現することを課題としている。

- 15 上記課題を解決するために、本発明は、2枚のフォトマスクでTFTを作製する。具体的には、データ線及び画素電極を形成するための第1のフォトマスクと、ゲート電極の形状する第2のフォトマスクの2枚から形成することができる。第2のフォトマスクにより形成されるレジストパターンは、ゲート電極以外にn型の第1の半導体膜、チャネルを形するための第2の半導体膜、バリ
20 アメタルのエッチング処理にも適用される。

このような本発明の半導体装置は、絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、前記第1の配線と第2の配線に対応して該配線上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って形成された第2の半導
25 体膜と、前記第2の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第3の導電膜とを有することを特徴としている。

また、他の発明の構成は、絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、前記第1の配線と第2の配線に対応して該配線上に形成された第2の導電膜と、前記第2の導電膜上に形成された一導電型の第1の半導
30 体膜と、前記一導電型の第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第3の導電膜とを有し、前記第2の半導体膜の端部は前記第2の導電膜の端部の内側に設けられていることを特徴としている。

- 35 また、他の発明の構成は、絶縁表面上に形成されたデータ線と画素電極と、

- 、前記データ線及び画素電極に対応して形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを有することとを特徴としている。

- また、他の発明の構成は、絶縁表面上に形成されたデータ線と画素電極と、前記データ線及び画素電極に対応して形成されたバリアメタルと、前記バリアメタル上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを有し、前記第2の半導体膜の端部は前記バリアメタルの端部の内側に設けられていることを特徴としている。

- 2枚のフォトマスクで作製する本発明の半導体装置の作製方法は、第1のフォトマスクを用い第1の露光により第1のマスクを形成する工程と、前記第1のマスクを用い第1のエッチング処理により一導電型の第1の半導体膜と第2の導電膜と第1の導電膜とをエッチングする工程と、第2のフォトマスクを用い第2の露光により第2のマスクを形成する工程と、前記第2のマスクを用い第2のエッチング処理により第3の導電膜をエッチングする工程と、前記第2のエッチング処理の後に第3のエッチング処理により絶縁膜と第2の半導体膜と前記第1の半導体膜と前記第2の導電膜とをエッチングする工程とを有することを特徴としている。

- また、他の発明の構成は、絶縁表面上に第1の導電膜を形成する工程と、前記第1の導電膜上に第2の導電膜を形成する工程と、前記第2の導電膜上に一導電型の第1の半導体膜を形成する工程と、第1のフォトマスクを用い第1の露光により第1のマスクを形成する工程と、前記第1のマスクを用い第1のエッチング処理により前記一導電型の第1の半導体膜と第2の導電膜と第1の導電膜とをエッチングする第1のエッチング工程と、前記第1のエッチング工程の後に第2の半導体膜を形成する工程と、前記第2の半導体膜上に絶縁膜を形成する工程と、前記絶縁膜上に第3の導電膜を形成する工程と、第2のフォトマスクを用い第2の露光により第2のマスクを形成する工程と、前記第2のマスクを用い第2のエッチング処理により前記第3の導電膜をエッチングする第2のエッチング工程と、前記第2のエッチング工程の後に、第3のエッチング処理により前記絶縁膜と第2の半導体膜と第1の半導体膜と第2の導電膜とをエッチングする第3のエッチング工程とを有することを特徴としている。

- 35 本発明によれば、2枚のフォトマスクでTFTを形成することが可能であり、

、当該ＴＦＴを用いてアクティブマトリクス型の液晶表示装置に代表される電気光学装置を製作することができる。

【図面の説明】

5

【図１】 本発明のＴＦＴの断面図。

【図２】 本発明のゲート線とデータ線の交差部の構造を説明する断面図。

【図３Ａ—図３Ｅ】 実施例１のＴＦＴの作製工程を説明する断面図。

【図４Ａ—図４Ｂ】 実施例１のＴＦＴの作製工程を説明する上面図。

10 【図５】 実施例３の液晶表示装置の構造を説明する断面図。

【図６Ａ—図６Ｃ】 実施例３の入力端子部の上面図及び断面図。

【図７Ａ—図７Ｂ】 実施例３の液晶表示装置の画素部と入力端子部の配置を説明する上面図。

15 【図８】 実施例４のフロントライトを用いた反射型液晶表示装置の構成を説明する図。

【図９Ａ—図９Ｅ】 実施例５の半導体装置の例を説明する図。

【図１０Ａ—図１０Ｃ】 実施例５の半導体装置の例を説明する図。

【発明の実施の形態】

20

以下、本発明の実施の形態を添付図面に基づいて詳述する。

図１は２枚のフォトマスクで作製されるＴＦＴの断面図であり、液晶表示装置のｎチャネル型ＴＦＴとして用いるための構造を示している。ＴＦＴは絶縁表面を有する基板１０１上に形成されている。データ線１０７、画素電極１１０はアルミニウム（Ａｌ）を主成分とする導電性材料で同一面上に形成されている。１２１はチタン（Ｔｉ）、タンタル（Ｔａ）、窒化チタン（ＴｉＮ）、窒化タンタル（ＴａＮ）などで形成されるバリアメタルであり、データ線１０７、画素電極１１０を形成するＡｌを主成分とする導電性材料と半導体膜とが反応して合金化するのを防いでいる。

30 ５０～１００ｎｍの厚さのｎ型の第１の半導体膜１２２、１２３はソースまたはドレイン領域を形成し、チャネルを形成用の第２の半導体膜１２４はこの両者に跨って形成されている。半導体膜１２４は５０～２５０ｎｍの厚さで形成されている。このｎ型の第１の半導体膜１２２、１２３及び第２の半導体膜１２４は非晶質珪素または微結晶珪素により形成されている。酸化珪素または窒化珪素から成る絶縁膜１２５は１００～２００ｎｍの厚さで半導体膜１２４

35

上に形成され、ゲート絶縁膜として用いる。さらに、ゲート電極126がその上に設けられている。ゲート電極は好適にはタングステン(W)を用いて形成する。画素TF T 201はこれらが一体となって形成されるものである。図1で示されるTF Tの構造は順スタガ型とも呼ばれている。

- 5 画素電極110の一部には保持容量202が形成されている。具体的には、画素電極110上にバリアメタル127、n型の第1の半導体膜128、第2の半導体膜129、絶縁膜130、容量配線131が積層されている。保持容量202は、画素電極110が一方の電極として、容量配線131が他方の電極として形成されている。(図2参照)

- 10 図1で示すTF Tの構造は、データ線及び画素電極を形成するための第1のフォトリソマスクと、ゲート電極の形成する第2のフォトリソマスクの2枚で作製することができる。第2のフォトリソマスクにより形成されるレジストパターンは、ゲート電極のみならず、n型の第1の半導体膜、チャネルを形成用の半導体膜、バリアメタルのエッチング処理にも適用される。ゲート電極上にはパッシベーション膜を形成しても良い。しかし、その場合には、画素電極や端子部を露出させるためにフォトリソマスクが1枚追加になる。

- 画素電極をアルミニウムを主成分とする導電性材料で形成することにより反射型の液晶表示装置を作製することができる。一方、これを酸化インジウムや酸化スズ、或いは酸化亜鉛などを用いた透明導電膜材料で形成すれば透過型の液晶表示装置を作製することができる。いずれにしても、フォトリソマスクは2枚で済むので工程はかなり削減される。しかし、図1に示す本発明のTF T構造を得るためには、画素電極を形成する材料とその上層に形成する半導体膜や絶縁膜材料との間で選択エッチングができることが前提となる。上記材料による組合せは選択的なエッチング加工が可能であり、エッチング処理の全てをドライエッチングにより行うことができる。

【実施例1】

- 図1で示すTF Tを作製するための工程を説明する。図3Aにおいて、基板101にはコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。その他に、表面に酸化シリコン膜や窒化シリコン膜などを形成したステンレス基板やセラミック基板などを使用することもできるし、ポリエーテルサルホン(PES)、ポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)などの有機樹脂基板を用いることもできる。

- 基板101上には、Tiを0.1~2重量%含むAlから成る第1の導電膜102を300nmの厚さに、Tiを用いて形成する第2の導電膜103を100nmの厚さにスパッタ法により形成する。第2の導電膜103はバリアメタルとして設ける。n型の第1の半導体膜104はスパッタ法やプラズマCVD法による非晶質珪素膜を用い80nmの厚さに形成する。n型の第1の半導体膜104は微結晶珪素膜で置き換えることも可能であり、膜中にはn型不純物(ドナー)としてリンが0.5~1原子%含まれ、 $1 \times 10^{-4} \sim 1 \times 10^{-1}$ S/cmの電気伝導度を有している。第1の導電膜は、Tiの他にSc、Si、Cu、Ndを含有するAlで形成しても良い。
- 10 次に、図3Bで示す第1のエッチング処理を行う。これは、第1の露光プロセスにより第1のフォトマスクを用いて、レジストによるマスク105、106を形成し、n型の第1の半導体膜104、第2の導電膜103、第1の導電膜102をエッチングする。

- 露光プロセスは、基板上にレジストを塗布してフォトマスクを通して露光した後、レジストを現像液に浸けて現像するプロセスである。レジストは基板に塗布した後80~160℃程度で複数回のベーキング処理を必要とし、現像も現像液での処理や水洗及び乾燥などの処理が必要とされている。

- n型の第1の半導体膜に対してはCF₄とO₂の混合ガス、上記第1及び第2の導電膜に対してはCl₂またはBCl₃をエッチングガスとして用い、反応性イオンエッチングにより行う。このとき端部に5~45度の角度でテーパー部分が形成されるようにエッチングする。こうして、第1の導電膜107とバリアメタル108とn型の第1の半導体膜109から成るデータ線の原型と、第1の導電膜110とバリアメタル111とn型の第1の半導体膜112から成る画素電極の原型を形成する。その後マスク105、106は除去する。

- 25 図4Aはこの状態の上面図を示し、図中に示すA-A'線が図3Bに示す断面図に対応している。

- この上に第2の半導体膜113、絶縁膜114、第3の導電膜115を順次形成する。第2の半導体膜113は、プラズマCVD法やスパッタ法などの方法で50~200nm(好ましくは100~150nm)の厚さで非晶質構造を有する半導体膜を形成する。代表的には、プラズマCVD法でSiH₄より作製される水素化非晶質シリコン(a-Si:H)膜を用い、150nmの厚さに形成する。その他にも微結晶半導体膜、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用することも可能である。第2の半導体膜113は 1×10^{-6} S/cm以下の電気伝導度を有し、ドナーまたはアクセプタとして知られる不純物を意図的に添加しないで形成する。

絶縁膜 114 は、プラズマ CVD 法またはスパッタ法を用い、膜厚を 100 ~ 200 nm の厚さに形成する。好適な材料はプラズマ CVD 法で SiH_4 、 N_2 、 H_2 から作製される窒化シリコンであり、150 nm の厚さに形成する。その他にも、酸化シリコン膜、酸化窒化シリコン膜、酸化タンタル膜などの他の絶縁膜を用いて形成しても良い。例えば、酸化シリコン膜を用いる場合には、プラズマ CVD 法でよりオルトケイ酸テトラエチル (Tetraethyl Ortho Silicate: TEOS) と O_2 とを用いて作製する。

第 3 の導電膜 115 は Ta、Ti、W から選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜で 200 ~ 400 nm の厚さに形成する。例えば、W をゲート電極及びゲート線として形成する場合には、W をターゲットとしたスパッタ法で、Ar ガスを導入して 300 nm の厚さに形成する。W を第 3 の導電膜 115 として使用するためには低抵抗化を図る必要があり、その抵抗率は $20 \mu\Omega/\text{cm}$ 以下にすることが望ましい。W 膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W 中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度 99.9999% の W ターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮して W 膜を形成する。特に酸素濃度に関しては 30 ppm 以下とすると良かった。例えば、W は酸素濃度を 30 ppm 以下とすることで $20 \mu\Omega/\text{cm}$ 以下の比抵抗値を実現することができる。

次いで、図 3D に示す第 2 のエッチング処理を行う。まず、第 2 の光露光プロセスにより、第 2 のフォトマスクを用い、レジストによるマスク 116、117 を形成する。そして、端部に 15 ~ 45 度の角度のテーパ部が形成されるように第 3 の導電膜 115 をエッチングする。第 3 の導電膜 115 である W を、 CF_4 と C_2F_2 と O_2 の混合ガスを用いた反応性イオンエッチングにより行う。または、W のような硬い材料を高速でかつ精度良エッチングし、さらに端部をテーパ形状とするためには、高密度プラズマを用いたドライエッチング法が適している。高密度プラズマを得る手法にはマイクロ波や誘導結合プラズマ (Inductively Coupled Plasma: ICP) を用いたエッチング装置が良い。特に、ICP エッチング装置はプラズマの制御が容易であり、処理基板の面積化にも対応できる。

こうして、図 3D に示すようにゲート線の原型 118 と容量線の原型 119 が形成される。端部をテーパ状に形成するためのエッチングはレジストによるマスクもエッチングして、その端部を後退させながら行う。そのためにこのエッチングの過程では、下層にある絶縁膜 120 の表面も 5 ~ 50 nm 程度エ

、 ッチングされている。

図 3 E に示す第 3 のエッチング処理は、データ線及び画素電極の表面を露出させ、TFT に形状を確定するために行う。エッチングは前述の反応性イオンエッチングや ICP エッチングなどのドライエッチングにより行う。エッチングガスは最初に CF_4 と Cl_2 を導入して第 3 の導電膜 115 である W をエッチングし、その端部を後退させながら絶縁膜 120 を同時にエッチングする。そして、第 2 の半導体膜 113 の表面が露出したらエッチングガスを CF_4 と O_2 の混合ガスに切り替える。こうして第 2 の半導体膜 113 及び第 1 の半導体膜 112 をエッチングしたら、エッチングガスを CF_4 のみとして、Ti で形成されたブロッキング層 111 をエッチングする。第 1 の導電膜 110 は Al を主成分とする材料で形成されていて、これは CF_4 で殆どエッチングされないので選択加工が容易にできる。

こうして、図 3 E に示す形状が形成される。基板 101 上には、第 1 の導電膜 102 で形成されるデータ線 107 と画素電極 110、第 2 の導電膜 103 で形成されるバリアメタル 121、n 型の第 1 の半導体膜 104 から形成されるソースまたはドレイン領域 122、123、第 2 の半導体膜 103 から形成されるチャネル形成用半導体膜 124、絶縁膜から形成されるゲート絶縁膜 125、第 3 の導電膜 115 から形成されるゲート電極 126 が形成される。また、画素電極 110 上には、バリアメタル 127、第 1 の半導体膜 128、第 2 の半導体膜 129、絶縁膜 130、容量配線 131 が積層されている領域を有している。

図 3 D で示す工程で形成したレジストによるマスクもエッチングされ 132、133 で示すように縮小する。このレジストを除去すると、図 1 で説明した画素 TFT と 201 と保持容量 202 を完成させることができる。図 4 B はこの状態の上面図であり、図中に示す A-A' 線が図 1 に示す断面図に対応している。また、B-B' 線に対応する断面図を図 2 に示し、ゲート線 130 とデータ線 107 との交差部には第 2 の導電膜 126、第 1 の半導体膜 128、第 2 の半導体膜 129、絶縁膜 130 が形成され両者が接触して短絡することを防いでいる。

以上のように、2 枚のフォトマスクを用い、3 回のエッチング処理により TFT を作製することができ、図 1 ～図 4 B で説明したように液晶表示装置の画素 TFT と保持容量を形成することができる。本実施例では画素電極が Al であり、よって反射型の液晶表示装置を得ることができる。このように少ない光露光プロセスにより、TFT の作製工程はかなり削減され、簡略化することができる。その結果、異物の付着、汚染などによる工程中の不良の発生確率を低

- 、減させることができる。

[実施例 2]

- 実施例 1 において、第 1 の導電膜を酸化インジウム (In_2O_3) や酸化インジウム酸化スズ合金 ($\text{In}_2\text{O}_3\text{—SnO}_2$ 、ITO と略記する) などの透明導電膜材料を用いれば透過型の液晶表示装置を作製することができる。これは、スパッタ法や真空蒸着法などを用いて形成する。このような材料のエッチング処理はよう化水素 (HI)、臭化水素 (BrH) によりドライエッチングで行う。しかし、特に ITO のエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3\text{—ZnO}$) を用いても良い。酸化インジウム酸化亜鉛合金は表面平滑性に優れ、ITO と比較して熱安定性にも優れているので、端子 104 を A1 膜で形成しても腐蝕反応をすることを防止できる。同様に、酸化亜鉛 (ZnO) も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム (Ga) を添加した酸化亜鉛 (ZnO : Ga) などを用いることができる。

[実施例 3]

- 本実施例では、実施例 1 で作製した TFT 基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。図 5 に示すように、図 1 の状態の TFT 基板に対し、配向膜 206 を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂が多く用いられている。また、図 5 では画素部 203 に形成された画素 TFT 201 と保持容量 202 の上に窒化珪素膜でパッシベーション膜 204 を形成してある。保護膜 204 は TFT の信頼性を高める上で重要であるが、必須なものでなく必要に応じて適宜設ければ良い。
- 25 対向側の対向基板 207 には透明導電膜 208 と配向膜 209 が形成される。また、図示していないが、遮光膜やカラーフィルターを画素 TFT の配置に合わせて形成しておいても良い。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにする。

- そして、TFT 基板と対向基板とを、公知のセル組み工程によってスペーサー 211 を内包するシール剤 210 により貼り合わせる。この両基板の間にはスペーサー (図示せず) が散布され、一定の間隔を保持するようにしている。この隙間に注入する液晶材料 212 は公知の材料を適用すれば良く、代表的には TN 液晶を用いる。液晶材料を注入した後注入口は樹脂材料で封止する。

- 端子部 205 は対向基板 207 の外側に形成される。この部分の詳細は図 6 に示され、図 6A は、この状態のゲート線端子 605 とデータ線端子 606 の

上面図をそれぞれ図示している。これらは、ゲート線604とデータ線602の端部に形成される。なお601は画素電極である。

図6Bは図6A中のC-C'線に沿った断面図を示している。ゲート線端子605は、第3の導電膜604、絶縁膜603、第2の半導体膜607、第1の半導体膜608、第2の導電膜609、第1の導電膜610が積層されて形成されている。第1の導電膜608は実施例1で説明する第1のフォトマスクによりパターン形成され、この端子部の基板との密着性を高めている。また、図6Cは図6A中のD-D'線に沿った断面図を示している。データ線端子606は第1の導電膜から形成されている。

図7A—図7Bはこのようなアクティブマトリクス型液晶表示装置の画素部と入力端子部の配置を説明する上面図である。図7Aにおいて、基板701上の画素部702はゲート線707とソース配線708、及び容量線709が交差して形成されている。これらの配線は画素密度に応じて複数本設けられるものであり、その本数は画素密度がXGAクラスの場合には768本のゲート線と1024本のデータ線が形成される。UXGAクラスでは1200本のゲート線と1600本のデータ線が必要となる。画素部702の外側にはゲート線に信号（走査信号）を入力する入力端子部705、該端子部とゲート線とを接続する接続部706と、データ線に信号（画像信号）を入力する入力端子部703、該入力端子部とデータ線とを接続する接続部704とが形成されている。画像表示を行うための駆動回路はLSIチップで形成され、TAB（tape automated bonding）方式やCOG（chip on glass）方式で実装される。

画素711の等価回路は図7Bに示され、ゲート線712とデータ線713の交差部に画素TF715が形成される。保持容量716は一方が容量配線714と他方が画素TF715と接続している。この画素711の構造は図1の断面図及び図4Bの上面図に示されている。また、717は画素電極と液晶層と対向電極とから成る液晶素子部を表している。

このようなアクティブマトリクス型の液晶表示装置は、実施例1または実施例2により作製される。そして、パーソナルコンピュータや携帯電話をはじめ、30型クラスまでのTVシステムにも利用することができる。

[実施例4]

図8は反射型のアクティブマトリクス型液晶表示装置の一例を示し、実施例1により作製されるTF715基板801には画素部802が形成され、シール材806により対向基板803が接合され、その間に液晶層804が設けられている。

- 図8の構成は、フロントライトを用いた反射型液晶表示装置の例であり、偏光板805上にフロントライト808を設ける。フロントライトはLEDまたは冷陰極管による光源806、導光板807などの部材から構成されている。このような反射型液晶表示装置は、昼間明るい場所では外光を利用して画像の表示を行うが、夜間など十分な外光を導入できない場合には、フロントライトを用いて表示を行う方式を採用することができる。このような反射型の液晶表示装置は携帯電話やモバイルコンピュータなどの携帯型情報通信機器に好適に利用できる。

10 [実施例5]

本実施例では、本発明の表示装置を組み込んだ半導体装置について示す。このような半導体装置には、携帯情報端末（電子手帳、モバイルコンピュータ、携帯電話等）、ビデオカメラ、スチルカメラ、パーソナルコンピュータ、テレビ等が挙げられる。それらの一例を図9A—図9Eと図10A—図10Cに示す。

- 図9Aは携帯電話であり、表示用パネル2701、操作用パネル2702、接続部2703から成り、表示用パネル2701にはイメージセンサ内蔵ディスプレイ2704、音声出力部2705、アンテナ2709などが設けられている。操作パネル2702には操作キー2706、電源スイッチ2707、音声入力部2708などが設けられている。本発明はイメージセンサ内蔵ディスプレイ2704に適用することができ、特に、実施例4で示す反射型の液晶表示装置を用い、フロントライトを必要な場合のみ、或いは所定の時間点灯した後自動的に消灯するようにプログラムしておくことにより低消費電力化を実現することができる。

- 図9Bはビデオカメラであり、本体9101、表示装置9102、音声入力部9103、操作スイッチ9104、バッテリー9105、受像部9106から成っている。本発明は表示装置9102に適用することができる。特に、実施例4で示す反射型の液晶表示装置は低消費電力化の観点から適している。

- 図9Cはモバイルコンピュータ或いは携帯型情報端末であり、本体9201、カメラ部9202、受像部9203、操作スイッチ9204、表示装置9205で構成されている。本発明は表示装置9205に適用することができる。特に、実施例4で示す反射型の液晶表示装置は低消費電力化の観点から適している。

- 図9Dはテレビ受像器であり、本体9401、スピーカ9402、表示装置9403、受信装置9404、増幅装置9405等で構成される。本発明は表

示装置 9403 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

図 9 E は携帯書籍であり、本体 9501、表示装置 9503、記憶媒体 9504、操作スイッチ 9505、アンテナ 9506 から構成されており、ミニディスク (MD) や DVD に記憶されたデータや、アンテナで受信したデータを表示するものである。直視型の表示装置 9503 は特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

図 10 A はパーソナルコンピュータであり、本体 9601、画像入力部 9602、表示装置 9603、キーボード 9604 で構成される。本発明は表示装置 9603 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

図 10 B はプログラムを記録した記録媒体 (以下、記録媒体と呼ぶ) を用いるプレーヤーであり、本体 9701、表示装置 9702、スピーカ部 9703、記録媒体 9704、操作スイッチ 9705 で構成される。なお、この装置は記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示装置 9702 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

図 10 C はデジタルカメラであり、本体 9801、表示装置 9802、接眼部 9803、操作スイッチ 9804、受像部 (図示しない) で構成される。本発明は表示装置 9802 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

また、ここでは図示しなかったが、本発明はその他にもナビゲーションシステムをはじめ冷蔵庫、洗濯機、電子レンジ、固定電話機などに組み込む表示装置としても適用することも可能である。このように本発明の適用範囲はきわめて広く、さまざまな製品に適用することができる。

本発明を用いることにより、2 枚のフォトマスクを用い 3 回のエッチング処理により TFT を作製することができる。その結果、TFT の工程数を削減して製造コストの低減および歩留まりの向上を実現することができる。そして、この TFT を用いてアクティブマトリクス型の液晶表示装置を作製することができる。

【特許請求の範囲】

1. 絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、
前記第1の配線と第2の配線に対応して該第一及び第二の配線上に形成された
5 一導電型の第1の半導体膜と、
前記第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って
形成された第2の半導体膜と、
前記第2の半導体膜上に形成された絶縁膜と、
前記絶縁膜上に形成された第3の導電膜とを含む半導体装置。

2. 絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、
前記第1の配線と第2の配線に対応して該第一及び第二の配線上に形成された
第2の導電膜と、
前記第2の導電膜上に形成された一導電型の第1の半導体膜と、
15 前記第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って
形成された第2の半導体膜と、
前記第2の半導体膜上に形成された絶縁膜と、
前記絶縁膜上に形成された第3の導電膜とを含み、
前記第2の半導体膜の端部は前記第2の導電膜の端部の内側に設けられている
20 半導体装置。

3. 絶縁表面上に形成されたデータ線と画素電極と、
前記データ線及び画素電極に対応して形成された一導電型の第1の半導体膜と、
前記第1の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨っ
25 て形成された第2の半導体膜と、
前記第2の半導体膜上に形成されたゲート絶縁膜と、
前記ゲート絶縁膜上に形成されたゲート電極とを含む半導体装置。

4. 絶縁表面上に形成されたデータ線と画素電極と、
30 前記データ線及び画素電極に対応して形成されたバリアメタルと、
前記バリアメタル上に形成された一導電型の第1の半導体膜と、
前記第1の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨っ
て形成された第2の半導体膜と、
前記第2の半導体膜上に形成されたゲート絶縁膜と、
35 前記ゲート絶縁膜上に形成されたゲート電極とを含み、

- ・ 前記第 2 の半導体膜の端部は前記バリアメタルの端部の内側に設けられている半導体装置。
- 5 請求項 1 において、前記第 1 の配線と第 2 の配線のそれぞれはアルミニウムを含む半導体装置。
- 6 請求項 3 において、前記データ線と画素電極のそれぞれはアルミニウムを含む半導体装置。
- 10 7. 請求項 1 において、前記第 1 の配線と第 2 の配線のそれぞれは酸化物導電膜を含む半導体装置。
- 8. 請求項 3 において、前記データ線と画素電極のそれぞれは酸化物導電膜を含む半導体装置。
- 15 9. 請求項 1 において、前記第 3 の導電膜は T a、T i、W から選ばれた少なくとも一つの元素、または前記元素を成分とする合金を含む半導体装置。
- 10. 請求項 3 において、前記ゲート電極は T a、T i、W から選ばれた少なくとも一つの元素、または前記元素を成分とする合金を含む半導体装置。
- 11. 請求項 1 において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVD プレーヤー、デジタルスチルカメラから選ばれた一つである。
- 25 12. 第 1 のフォトマスクを用い第 1 の露光プロセスにより第 1 のマスクを形成する工程と、
前記第 1 のマスクを用い第 1 のエッチング処理により一導電型の第 1 の半導体膜と第 2 の導電膜と第 1 の導電膜とをエッチングする工程と、
- 30 第 2 のフォトマスクを用い第 2 の露光プロセスにより第 2 のマスクを形成する工程と、
前記第 2 のマスクを用い第 2 のエッチング処理により第 3 の導電膜をエッチングする工程と、
前記第 2 のエッチング処理の後に、第 3 のエッチング処理により絶縁膜と第 2
- 35 の半導体膜と前記第 1 の半導体膜と前記第 2 の導電膜とをエッチングする工程

とを有することを特徴とする半導体装置の作製方法。

13. 絶縁表面上に第1の導電膜を形成する工程と、

前記第1の導電膜上に第2の導電膜を形成する工程と、

5 前記第2の導電膜上に一導電型の第1の半導体膜を形成する工程と、

第1のフォトリソグラフィを用い第1の露光プロセスにより第1のマスクを形成する工程と、

前記第1のマスクを用い第1のエッチング処理により前記一導電型の第1の半導体膜と第2の導電膜と第1の導電膜とをエッチングする第1のエッチング工程と、

10 前記第1のエッチング工程の後に、第2の半導体膜を形成する工程と、

前記第2の半導体膜上に絶縁膜を形成する工程と、

前記絶縁膜上に第3の導電膜を形成する工程と、

第2のフォトリソグラフィを用い第2の露光プロセスにより第2のマスクを形成する

15 工程と、

前記第2のマスクを用い第2のエッチング処理により前記第3の導電膜をエッチングする第2のエッチング工程と、

前記第2のエッチング工程の後に、第3のエッチング処理により前記絶縁膜と第2の半導体膜と第1の半導体膜と第2の導電膜とをエッチングする第3のエ

20 ッチング工程とを含む半導体装置の作製方法。

14. 請求項12において、前記第1の導電膜はアルミニウムを主成分とする材料を含む半導体装置の作製方法。

25 15. 請求項12において、前記第1の導電膜は酸化物導電膜材料を含む半導体装置の作製方法。

16. 請求項12において、前記第3の導電膜はTa、Ti、Wから選ばれた元素の少なくとも一つ、または前記元素を成分とする合金を含む半導体装置の作

30 製方法。

17. 請求項12において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVDプレーヤー、デジタルスチルカメラから選ばれた一つである半導体装置の作製方法。

35 法。

18. 請求項 1 3 において、前記第 1 の導電膜は酸化物導電膜材料を含む半導体装置の作製方法。
- 5 19. 請求項 1 3 において、前記第 3 の導電膜は T a、T i、W から選ばれた元素の少なくとも一つ、または前記元素を成分とする合金を含む半導体装置の作製方法。
20. 請求項 1 3 において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVDプレーヤー、デジタルスチルカメラから選ばれた一つである半導体装置の作製方法。
- 10 21. 請求項 2 において、前記第 1 の配線と第 2 の配線のそれぞれはアルミニウムを含む半導体装置。
22. 請求項 2 において、前記第 1 の配線と第 2 の配線のそれぞれは酸化物導電膜を含む半導体装置。
- 20 23. 請求項 2 において、前記第 3 の導電膜は T a、T i、W から選ばれた少なくとも一つの元素、または前記元素を成分とする合金を含む半導体装置。
24. 請求項 2 において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVDプレーヤー、デジタルスチルカメラから選ばれた一つである。
- 25 25. 請求項 3 において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVDプレーヤー、デジタルスチルカメラから選ばれた一つである。
- 30 26. 請求項 4 において、前記データ線と画素電極のそれぞれはアルミニウムを含む半導体装置。
27. 請求項 4 において、前記データ線と画素電極のそれぞれは酸化物導電膜を含む半導体装置。
- 35

28. 請求項4において、前記ゲート電極はT a、T i、Wから選ばれた少なくとも一つの元素、または前記元素を成分とする合金を含む半導体装置。
- 5 29. 請求項4において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVDプレーヤー、デジタルスチルカメラから選ばれた一つである。

【要約書】

- アクティブマトリクス型の液晶表示装置に代表される電気光学装置において、TFTの工程数を削減して製造コストの低減および歩留まりの向上
- 5 を実現することを目的とする。同一の絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、前記第1の配線と第2の配線に対応して該第1及び第2の配線上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成された絶縁膜
- 10 と、前記絶縁膜上に形成された第3の導電膜とを有することを特徴としている。